

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-165339

(P2000-165339A)

(43) 公開日 平成12年6月16日 (2000. 6. 16)

(51) Int.Cl.⁷

識別記号

F I

テマコード* (参考)

H 0 4 J 11/00

H 0 4 J 11/00

B 5 K 0 0 4

H 0 4 B 1/10

H 0 4 B 1/10

L 5 K 0 2 2

H 0 4 L 7/02

H 0 4 L 7/02

Z 5 K 0 4 7

27/22

27/22

F 5 K 0 5 2

C

審査請求 有 請求項の数 11 O L (全 13 頁)

(21) 出願番号

特願平10-338088

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(22) 出願日

平成10年11月27日 (1998. 11. 27)

(72) 発明者 佐々木 英作

東京都港区芝五丁目7番1号 日本電気株式会社内

(74) 代理人 100082935

弁理士 京本 直樹 (外2名)

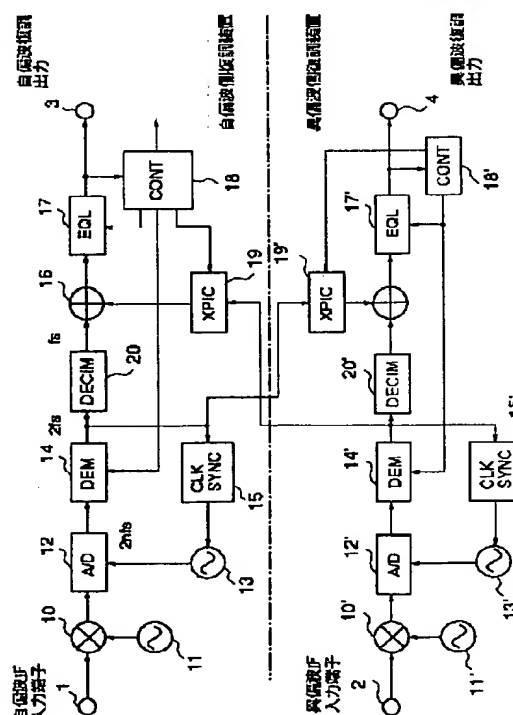
最終頁に続く

(54) 【発明の名称】 送信L O同期方式を用いた両偏波伝送システム

(57) 【要約】

【課題】 送信L O同期方式にて準同期検波方式のデジタル復調器とXPICを用いて両偏波伝送システムを実現する。

【解決手段】 直交する2つの偏波の信号を同一周波数で局部発振器を同期させて送信し、送信された各信号を受信してミキサ10と局発11で準同期検波する。準同期検波された各信号は、A/D変換器12でデジタル信号に変換され、2倍の変調速度の復調出力をする復調回路14で復調される。復調された信号は、XPIC19で自偏波側の復調信号から得られる誤差信号と異偏波側の復調信号との相関に基づき異偏波間干渉が補償される。



【特許請求の範囲】

【請求項1】 直交する2つの偏波の信号を同一周波数で局部発振器を同期させて送信する手段と、前記送信された各信号を受信して準同期検波する手段と、

前記準同期検波された各信号をデジタル信号に変換して各々復調する手段と、

前記各々復調された信号を自偏波側の復調信号から得られる誤差信号と異偏波側の復調信号との相関に基づき異偏波間干渉を補償する手段とを有することを特徴とする送信L O同期方式を用いた両偏波伝送システム。

【請求項2】 前記復調する手段は、制御回路から搬送波周波数のずれに対応したA P C信号を入力し、前記A P C信号を位相量に変換して前記位相量に対応する正弦波を生成する数値制御発振器と、前記準同期検波された変調速度の2 n 倍（nは1以上の整数）の速度のデジタル信号を帯域制限し、前記変調速度の2倍の速度の信号を出力するロールオフフィルタと、前記ロールオフフィルタの出力と前記数値制御発振器の出力を複素乗算する複素乗算器とからなることを特徴とする請求項1記載の送信L O同期方式を用いた両偏波伝送システム。

【請求項3】 前記復調信号の速度を変調速度に間引き手段を有することを特徴とする請求項2記載の送信L O同期方式を用いた両偏波伝送システム。

【請求項4】 前記異偏波間干渉を補償する手段は、トランスバーサルフィルタとタップ係数制御回路からなり、変調速度の2倍の異偏波の復調信号を入力し、前記変調速度の信号を出力することを特徴とする請求項1記載の送信L O同期方式を用いた両偏波伝送システム。

【請求項5】 前記送信する手段は、さらに前記2つの偏波間において変調用クロックが同期していることを特徴とする請求項1記載の送信L O同期方式を用いた両偏波伝送システム。

【請求項6】 直交する2つの偏波の信号を同一周波数で局部発振器を同期させて送信する送信L O同期方式を用いた両偏波伝送システムにおいて、前記送信された信号を受信し前記各偏波ごとに準同期検波する準同期検波回路と、前記各偏波ごとに前記検波出力を所定周波数でサンプリングしてデジタル信号に変換する第1、第2のA/D変換器と、前記第1、第2のA/D変換器の出力を入力してそれぞれ変調速度の2倍の速度の復調信号を発生する第1、第2の復調回路と、前記第1、第2の復調回路の出力からそれぞれクロック位相情報を取り出す第1、第2のクロック再生回路と、前記第1、第2のクロック再生回路の出力に基づきそれぞれ前記サンプリング用クロックを発生する第1、第2の電圧制御発振器と、前記第1、第2の復調回路の出力を間引き前記変調速度の信号を出力する第1、第2の間引き回路と、前記第1の復調回路の出力の第1の誤差信号と第2の復調回路の出力に基づき自偏波への干渉を補償

する第1の異偏波間干渉補償器と、前記第2の復調回路の出力の誤差信号と第1の復調回路の出力の相関に基づき異偏波への干渉を補償する第2の異偏波間干渉補償器と、前記第1、第2の誤差信号をそれぞれ出力する第1、第2の制御回路を有することを特徴とする送信L O同期方式を用いた両偏波伝送システム。

【請求項7】 前記第1、第2の復調回路は、各々前記制御回路から搬送周波数のずれに対応したA P C信号を入力し、前記A P C信号を位相量に変換して前記位相量に対応する正弦波を生成する数値制御発振器と、前記デジタル信号を変調速度の2倍の速度に制限するロールオフフィルタと、前記ロールオフフィルタの出力と前記数値制御発振器の出力を複素乗算する複素乗算器とからなることを特徴とする請求項6記載の送信L O同期方式を用いた両偏波伝送システム。

【請求項8】 前記第1、第2の異偏波間干渉補償器は、各々トランスバーサルフィルタとタップ係数制御回路からなり、変調速度の2倍の異偏波の復調信号を入力し、前記変調速度の信号を出力することを特徴とする請求項5記載の送信L O同期方式を用いた両偏波伝送システム。

【請求項9】 前記第1、第2の異偏波間干渉補償器の復調信号の入力に、各々自偏波と異偏波間のクロックの位相差を吸収する遅延差吸収器を含むことを特徴とする請求項8記載の送信L O同期方式を用いた両偏波伝送システム。

【請求項10】 直交する2つの偏波の信号を同一周波数で局部発振器を同期させて送信する送信L O同期方式を用いた両偏波伝送システムにおいて、前記送信された信号を受信し前記各偏波ごとに準同期検波する準同期検波回路と、前記各偏波ごとに前記検波出力を所定周波数でサンプリングしてデジタル信号に変換する第1、第2のA/D変換器と、前記第1、第2のA/D変換器の出力を入力してそれぞれ変調速度の復調信号を発生する第1、第2の復調回路と、前記第1、第2の復調回路の出力からそれぞれクロック位相情報を取り出す第1、第2のクロック再生回路と、前記第1、第2のクロック再生回路の出力に基づきそれぞれ前記サンプリング用クロックを発生する第1、第2の電圧制御発振器と、前記第1の復調回路の出力の第1の誤差信号と第2の復調回路の出力に基づき自偏波への干渉を補償する第1の異偏波間干渉補償器と、前記第2の復調回路の出力の誤差信号と第1の復調回路の出力の相関に基づき異偏波への干渉を補償する第2の異偏波間干渉補償器と、前記第1、第2の誤差信号をそれぞれ出力する第1、第2の制御回路を有することを特徴とする送信L O同期方式を用いた両偏波伝送システム。

【請求項11】 直交する2つの偏波の信号を同一周波数で局部発振器を同期させて送信する送信L O同期方式を用いた両偏波伝送システムにおいて、

前記送信された信号を受信し前記各偏波ごとに準同期検波する準同期検波回路と、

自偏波に対して、前記各検波出力を所定周波数でサンプリングしてデジタル信号に変換する第1、第2のA/D変換器と、前記第1、第2のA/D変換器の出力を入力してそれぞれ変調速度の復調信号を発生する第1、第2の復調回路と、前記第1、第2の復調回路の出力からそれぞれクロック位相情報を取り出す第1、第2のクロック再生回路と、前記第1のクロック再生回路の出力に基づき前記サンプリング用クロックを発生する第1の電圧制御発振器と、前記第2のクロック再生回路の出力に基づき前記第1の電圧発生制御回路の出力の位相を制御して前記サンプリングクロックを発生する移相器と、前記第1の復調回路の出力の第1の誤差信号と第2の復調回路の出力に基づき自偏波への干渉を補償する第1の異偏波間干渉補償器と、前記第1の誤差信号を出力する第1の制御回路を有し異偏波に対して、前記各検波出力を所定周波数でサンプリングしてデジタル信号に変換する第3、第4のA/D変換器と、前記第3、第4のA/D変換器の出力を入力してそれぞれ変調速度の復調信号を発生する第3、第4の復調回路と、前記第3、第4の復調回路の出力からそれぞれクロック位相情報を取り出す第3、第4のクロック再生回路と、前記第3のクロック再生回路の出力に基づき前記サンプリング用クロックを発生する第2の電圧制御発振器と、前記第4のクロック再生回路の出力に基づき前記第2の電圧発生制御回路の出力の位相を制御して前記サンプリングクロックを発生する移相器と、前記第3の復調回路の出力の第2の誤差信号と第4の復調回路の出力に基づき自偏波への干渉を補償する第2の異偏波間干渉補償器と、前記第2の誤差信号を出力する第2の制御回路を有することを特徴とする送信LO同期方式を用いた両偏波伝送システム。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、両偏波伝送システムに関し、特に、送信LO（局部発振器）同期方式を用いた両偏波伝送システムに関する。

【0002】

【従来の技術】デジタルマイクロ波通信装置においては、周波数利用効率を上げるため電波の直交する2つの偏波面、垂直偏波（V）と水平偏波（H）を用いて信号の伝送を行う両偏波伝送方式が用いられている。本方式においては、VとHで同じ周波数を使用する（搬送波周波数が同じ）とき偏波面の直交にずれがあると、RFの段階で直交側（異偏波）の信号が自偏波にもれ込み干渉成分となり、信号の伝送品質の劣化を招くことになる。特に、多値変調方式の場合には、この影響は無視できないため受信側に自動等化器を用意し、干渉成分を除去する必要がある。

【0003】この等化器を異偏波間干渉補償器（XPIC

C: Cross Polarization Interference Canceller）という。

【0004】図8は、XPICの一構成例を示したブロック図である。図7において、XPICの基本的構成は入力信号を遅延する5段の遅延回路61と、各遅延回路61の出力と各タップ係数C1～C5を乗算する乗算器62と、各乗算器62の出力を加算する加算器63とからなるトランスバーサルフィルタ60と、タップ係数制御回路（TAP CONT）64とで構成される。直交変調方式の場合、現実にはPチャンネル、Qチャンネルそれぞれ直交成分と同相成分の2次元の構成となるが、説明を簡略化するため図6では片チャンネルのXPICを5タップで、同相成分のみの1次元の構成で示している。

【0005】タップ係数制御回路64は、端子102から入力される自偏波の復調器から得られる誤差信号と、端子101から入力される異偏波の復調信号との相関をとることにより各タップ係数（C1～C5）を生成する。このタップ係数が交差偏波間干渉成分のインパルス応答に対応しており、端子103から出力される各タップの出力の加算結果が異偏波からの干渉成分に相当し、このXPIC出力を自偏波の復調信号と加算器63で加算することにより交差偏波間干渉が補償されることになる。なお、XPICが複数のタップを持つのは、干渉波成分に周波数特性がある場合に対応できるようにするためである。

【0006】ところで受信側で異偏波間の干渉を補償することが可能であるためには、自偏波の復調装置において、BB（ベースバンド）の自偏波の信号とXPICに入力される異偏波側の信号との位相関係が、干渉を受けたRFの段階での自偏波異偏波間の位相関係と一致している必要がある。この条件を満たすため、自偏波と異偏波のLO（Local Oscillator、局部発振器）周波数の設定として2つの方式が用いられている。

【0007】1つは図9に示す送信LO同期方式であり、もう1つは図10に示す受信LO同期方式である。

【0008】図9は送信LO同期方式を用いた両偏波伝送方式の送受信系の構成を示したブロック図である。本図において、V/Hの信号はそれぞれ端子1、2から変調装置41、41'に入力される。変調装置41、41'のIF出力は、送信機42、42'でRF信号となり、送信アンテナ43、43'から放射される。このとき変調装置41、41'と送信機42、42'のLOは共通の局部発振器40、44を用いることによりともにV/H間で同期している。

【0009】次に受信側について説明する。偏波面の直交性が保たれているときは、それぞれの受信アンテナ45、45'には、自偏波の信号しか受信されないが、直交がずれたときは、異偏波側の信号も受信され干渉成分

となる。各受信アンテナ45、45'で受信された信号は、それぞれ受信機47、47'でIF信号になり復調装置48、48'に入力される。受信機47、47'のLO46、46'はV/H間で独立の構成となっており非同期である。

【0010】自偏波側の復調装置48は、LO51が搬送波周波数に同期すると、復調器50の出力でアイが開き、A/D変換器52でデジタル信号に変換される。また、異偏波側の復調装置48'では、復調器50'出力も自偏波の復調装置48に入力され自偏波のA/D変換器52と同じクロックでデジタル信号に変換される。

【0011】そして、A/D変換器52の出力はXPIC55に入力され空間での干渉成分の逆特性が出力される。自偏波のデジタル信号にこのXPIC出力信号を加算器54にて加算することにより、異偏波からの干渉成分が除去される。そして、自偏波側の符号間干渉は等化器56で除去され、その出力からLO51の周波数が制御される。なお、異偏波側の復調装置48'も前述した自偏波側の復調装置48と同様に動作するため詳細の説明は省略する。このようにして、V/Hの復調信号は、それぞれ端子3、4から出力される。

【0012】送信LO同期方式では、図9で示したように変調装置41、41'と送信機42、42'のそれぞれのLO40、40'と44、44'を共通にしたりして同期させている。これにより空間での異偏波からの干渉成分は、自偏波の信号に同期する。受信機47、47'のLO46、46'は独立であるが、それぞれの復調器50、50'で搬送波同期が確立した時点で、これら受信機47、47'のLOの周波数差は無関係となる。搬送波同期が確立した異偏波のA/D変換器52'の入力信号を自偏波の復調装置48に入力し、これを自偏波のクロックでサンプリングした信号と自偏波のA/D変換器52の出力信号との位相関係は、空間での干渉成分と自偏波信号との位相関係と同じになっている。よって、この2つのBB信号から異偏波間の干渉成分を求めることが可能になる。

【0013】図10は受信LO同期方式を用いた両偏波伝送方式の送受信系の構成を示したブロック図である。本図において、V/Hの信号はそれぞれ端子1、2から変調装置41、41'に入力される。変調装置41、41'のIF出力は、送信機42、42'でRF信号となり送信アンテナ43、43'から放射される。このとき変調装置41、41'と送信機42、42'のLO40、40'と44、44'はそれぞれV/H間で非同期である。

【0014】一方、受信側では偏波面の直交性が保たれているときは、それぞれの受信アンテナ45、45'には、自偏波の信号しか受信されないが、直交がずれたとき、異偏波側の信号も受信され干渉成分となる。受信さ

れた信号は、受信機47、47'でIF信号になり復調装置48、48'に入力される。このとき受信機47、47'のLO46はV/H間で同期している。

【0015】自偏波側の復調装置48においては、LO51が搬送波周波数に同期すると、復調器50の出力でアイが開き、A/D変換器52でデジタル信号に変換される。また、受信機47'の出力も自偏波の復調装置48に入力され復調器53にて自偏波の搬送波周波数で復調され、A/D変換器52で自偏波と同じクロックでデジタル信号に変換される。そして、A/D変換器52の出力はXPIC55に入力され空間での干渉成分の逆特性が出力される。自偏波のデジタル信号にこのXPIC出力信号を加算器54にて加算することにより、異偏波からの干渉成分が除去される。自偏波側の符号間干渉は等化器56で除去され、その出力からLO51の周波数が制御される。V/Hの復調信号は、それぞれ端子3、4から出力される。なお、異偏波側の復調装置48'の動作も上述した動作と同様であるため記載を省略する。

【0016】受信LO同期方式では、送信側のLO40、40'と44、44'は非同期であるから、空間での干渉成分も自偏波信号とは送信LO周波数の差分だけずれている。受信機47、47'のLO46を共通もしくは同期とすると、自偏波のIF信号と異偏波のIF信号の周波数差は、送信LOの周波数差になっている。更に異偏波のIF信号を自偏波の搬送波周波数でBB信号に変換したときの周波数もまた、送信LOの周波数差になっている。従って、搬送波同期が確立した自偏波信号と、異偏波IF信号を自偏波の再生搬送波周波数でBB信号に落とした信号との位相関係は、空間での自偏波信号と異偏波信号との位相関係に一致している。よってこの場合も、この2つのBB信号から異偏波間の干渉成分を求めることが可能になる。

【0017】なお、どちらの方式でも送信機42、42'と受信機43、43'を省いたIF信号の段階で考えても上述の位相関係は成立する。従って、以降ではIF信号のみについて記述する。

【0018】受信LO同期方式では、送信側のLOを同期させる必要がないため、送信側の回路構成が簡単になるというメリットがあるが、逆に信号を復調するための本来の異偏波側の復調器とは別に交差偏波間干渉を推定するための復調器が自偏波の復調装置内に必要になるため、受信側の回路規模が増大するというデメリットがある。

【0019】これに対し送信LO同期方式では、復調器は本来の信号復調用のものだけで済むため受信側の構成は簡単であるが、送信側にLO同期回路が必要となり回路構成が複雑になることのほかに、送信側の保守時に異偏波側に影響を与えないようにするための手順が複雑になるという問題がある。

【0020】このように2つの方式にはそれぞれに長所短所があり、個々のシステムで要求される条件に応じて使い分けられている。

【0021】以上説明した復調器50、50'、53、53'はアナログ回路で構成され同期検波方式であることを前提として、XPICの方式を説明した。

【0022】しかし、近年復調器をデジタル回路で構成し、アナログ部での搬送波周波数のずれをデジタル回路で補償する準同期検波方式が実現されるようになってきた。

【0023】準同期検波方式の復調器の構成を図11に示す。

【0024】図11において端子6から入力された搬送波周波数 f_c の復調装置の入力IF信号は、帯域ろ波器23を通過した後搬送波周波数 f_c に近いが同一ではない周波数 $f_{c'}$ のLO11の出力信号と乗算器10、10'により直交乗算されることにより、わずかな周波数 $(f_c - f_{c'})$ の位相回転が残るBB信号に変換される。このBB信号は、A/D変換器12、12'でデジタル信号に変換された後、復調器22に入力される。復調器22は、入力されたBB信号に対しその回転と逆方向の回転を与える。これにより、BB信号の位相回転は除去され、搬送波同期が確立する。

【0025】従来の同期検波方式の復調装置ではアナログのLOの発振器はVCOであり人手による調整が必要であった。更に搬送波同期周波数範囲の確保のため、発振周波数の温度補償などの問題があり、一定の特性を保つことが困難であった。

【0026】これに対して、準同期検波方式の復調器は、従来の復調装置の持つこれらの問題を解決することができる効果を有する。

【0027】

【発明が解決しようとする課題】以上説明した従来の送信LO同期方式のXPICでは、搬送波同期がとれた（アイが開いた）状態の異偏波側のアナログBB信号を、自偏波の再生クロックでサンプリングすることが必要となる。

【0028】しかし、準同期検波方式の復調装置では、アナログBB信号の段階では搬送波同期がとれていないため、送信LO同期方式のXPICが構成できないことになる。

【0029】本発明は、準同期検波方式の復調装置を用いて送信LO同期方式のXPICを構成することを目的とする。

【0030】

【課題を解決するための手段】本発明の送信LO同期方式を用いた両偏波伝送システムは、上述した問題を解決するため、直交する2つの偏波の信号を同一周波数で局部発振器を同期させて送信する手段と、前記送信された各信号を受信して準同期検波する手段と、前記準同期検

波された各信号をデジタル信号に変換して各々復調する手段と、前記各々復調された信号を自偏波側の復調信号から得られる誤差信号と異偏波側の復調信号との相関に基づき異偏波間干渉を補償する手段とを有することを特徴とする。

【0031】

【発明の実施の形態】（第1の発明の実施の形態）本発明の復調装置の第1の発明の実施の形態について図を用いて詳細に説明する。

【0032】図1は、第1の発明の実施の形態を示す送信LO同期方式の交差偏波間干渉補償器付きの復調装置のブロック図である。

【0033】本図においては、異偏波間の信号のやり取りがあるため、自偏波側と異偏波側の復調装置を示している。しかし異偏波間の信号については、実際には双方向であるが、全く対称であるため異偏波側から自偏波側への一方向のみ示している。また、直交変調方式の場合、IF信号をBB信号に変換するミキサやアナログ信号をデジタル信号に変換するA/D変換器はIチャンネルとQチャンネルそれぞれにあるが、ここでは1つで両チャンネル分を表しているものとする。

【0034】端子1から入力される自偏波のIF信号は、ミキサ10で受信側LO11の出力信号と乗算されBB信号に変換されて準同期検波される。

【0035】ただし、この段階では、受信側LO11の周波数が送信側のLO周波数と非同期であるため、まだ搬送波は非同期の状態である。したがって、アイは開いていない。

【0036】このBB信号はA/D変換器(A/D)12において、電圧制御発振器(VCO)13から供給される変調速度(f_s)の $2n$ 倍($n=1, 2, 3, \dots$)の周波数($2nf_s$)のサンプリングクロックでデジタル信号に変換され、複素乗算回路(COMP MULTI)と数値制御発振器(NCO)で構成される復調回路(DEM)14に入力される。

【0037】図2は、復調回路14のブロック図を示した図である。本図において、復調回路14は、A/D変換器12の出力を入力し $2f_s$ の速度の信号を通過するロールオフフィルタ(ROLL-OFF FILTER)31と、制御回路(CONT)18からの搬送波APC信号を入力する搬送波ループフィルタ(CARRLPF)34と、NCO33と、複素乗算回路(COMP MULTI)32とから構成されている。

【0038】復調回路14では、制御回路18から供給される搬送波APC信号に従ってNCO33で生成されるデジタル信号で表現される正弦波と乗算されることにより、残っていた位相回転が除去され、搬送波同期が確立する。この復調回路14の出力信号の速度はロールオフフィルタ31の出力と同一の $2f_s$ である。

【0039】先のA/D変換器12のサンプリングクロ

ックを発生する電圧制御発振器 (VCO) 13は、この復調回路14の出力信号からクロック位相情報を生成するクロック再生回路15により制御される。

【0040】復調回路14の出力は、クロック位相情報を取り出した後、半分に間引かれ f_s の速度となりアイの開口部だけにされる。 f_s の速度となった復調回路14の出力信号は、異偏波側からの干渉成分の逆特性であるXPIC19出力と加算されることにより、その中に含まれる異偏波間の干渉成分が補償される。さらにフェーディングによる自偏波の波形歪みを補償する等化器17を通して、最終的な復調信号が端子3に出力される。

【0041】なお、等化器17は、本発明が対象としているような干渉の発生する通信路でかつ、交差偏波間干渉を補償する場合に用いられる。このため、本発明の復調装置は、干渉の発生が少ない場合には等化器17がなくても構成できる。

【0042】前述のXPIC19は、異偏波側の復調回路の $2f_s$ の速度の出力を入力とし、自偏波側の制御回路18から供給される誤差信号と異偏波側の信号の相関をとることにより、 f_s の速度の異偏波側からの干渉成分の反転レプリカを生成する。

【0043】入力端子2から出力端子4で構成される異偏波側の復調装置も全くこれと同じ構成であるため説明は省略する。

【0044】なお、本図には記載を省略したが、本復調装置に対応する変調装置では、送信LO同期方式であるため自偏波側と異偏波側のLOが共通になっている、あるいは自偏波側のLOに異偏波側のLOが同期しているものとする。また、それぞれの変調装置へ入力されるクロックは同期しているものとする。

【0045】さらに、図1、2を用いて本復調装置の主要な構成について以下に具体的に説明を行う。

【0046】搬送波周波数 f_c 、変調速度 f_s の変調波 (IF) は、周波数 f_c' のLO信号との乗算により、周波数 $f_c - f_c'$ のBB信号になる。このBB信号は、A/D変換器12において、VCO13からの出力信号であるBB信号の変調速度に同期した周波数 $2nf_s$ ($n=1, 2, 3 \dots$) のサンプリングクロックでデジタル信号に変換される。

【0047】復調回路14では、制御回路18から出力された搬送波周波数のずれに対応したデジタルの搬送波APC (Automatic Phase Control) 信号を位相量に変換した後、搬送波ループフィルタ34に入力される。搬送波ループフィルタ34の出力はNCO33に入力されてその位相に対応したデジタル信号で表現された正弦波が生成される。

【0048】複素乗算回路32は、この正弦波とA/D変換器12の出力との乗算を行う。この乗算により回転対称変換が行われ、復調回路14の入力信号の位相回転方向と逆方向に回転させることにより、復調回路14の

出力信号の位相回転が除去されることになる。つまり、搬送波同期が確立する。この正弦波の周波数は、搬送波同期が確立したとき $f_c - f_c'$ となる。

【0049】直交変換方式の場合、A/D変換器12出力は2チャンネル分あり、それぞれに対応する正弦波も \sin 波と \cos 波の2つになる。このため、それぞれを複素数の実数部と虚数部で表されるため、復調回路14は複素乗算器で構成されている。

【0050】復調回路14の出力信号は、速度 $2f_s$ であり、自偏波のクロック再生回路15、間引き回路20及び異偏波側のXPIC19'へ出力される。

【0051】クロック再生回路15は、速度 $2f_s$ の復調回路14の出力信号からA/D変換器12でのBB信号とサンプリングクロックとの位相差を検出し、その位相差が0になるようにVCO13を制御する。これにより、A/D変換器12のサンプリングクロックの位相は、BB信号のアイの開口部とゼロクロス部分に同期する。

【0052】なお、変調速度の2倍でサンプリングされた信号からクロック位相情報を抽出する方法については、例えば、「衛星通信用デジタル復調LSIの開発」、信学技報SAT90-48 (1990) に詳細が記載されている。

【0053】間引き回路 (DECIM) 20は、BB信号のアイ開口には $2f_s$ の信号は不要なので、間引きを行い、BB信号のアイ開口部に対応した f_s の信号とする。なお、この間引きを行うための位相情報は、クロック再生回路15から得ることができるため、間引きに際して位相不確定は起こらない。

【0054】間引き回路20の構成としては、例えば、フリップフロップを用いて簡単に構成できる。すなわち、復調回路14の出力信号 ($2f_s$) をフリップフロップのデータ端子に入力し、 f_s の信号をフリップフロップのクロック端子に入力することによりその出力に f_s の信号を得ることができる。

【0055】速度 f_s となった自偏波側の信号は、同じく速度 f_s のXPIC19出力と加算され、異偏波からの干渉成分が除去される。ここで加算器を使った場合、XPIC19出力は、異偏波からの干渉成分の逆特性となり、減算器を使った場合XPIC19出力は、異偏波からの干渉成分そのものとなる。

【0056】図3はXPIC19の構成を示したブロック図である。

【0057】本図において、XPIC19はタップ制御回路64と、トランスバーサル等化器60から構成されている。図8に示した従来のXPICと異なるのは各タップの遅延回路61の出力毎に遅延回路65を介して各乗算器62に入力されていることである。

【0058】異偏波側の復調回路14'の出力信号を入力し、自偏波側の制御回路18から出力される誤差信号

との相関をとることにより、異偏波側からの干渉成分を出力する。

【0059】ここで、XPIC19の入力信号速度を f_s とすると、自偏波側と異偏波側の信号の位相差によってXPICの等化特性が劣化してしまう。本発明では、この特性劣化を防ぐため $2f_s$ の信号を入力とする。これをフラクショナルスペーシング (fractional spacing) という。

【0060】従来のアナログ回路で構成された同期検波方式の復調装置では異偏波側のA/D変換する前のBB信号を受け渡し、これを自偏波側のクロックでサンプリングしていた。しかし、デジタル回路で構成される準同期検波では、まだ搬送波同期が確立していないA/D変換前のBB信号は使えないため、異偏波側のクロックでサンプリングされ搬送波同期がとれた後のデジタル信号を使うしかない。この場合、偏波間でクロックは同期しているという前提なので、周波数は一致しているが異偏波側での最適位相が自偏波側のXPIC入力信号の最適位相であるとは限らないため、本発明では自偏波側との位相差を考慮すると特性劣化を抑えるためにXPICの入力信号速度を $2f_s$ としている。

【0061】自偏波の等化器17は、トランスバーサル型等化器のような線形等化器、もしくは判定帰還型等化器が用いられる。

【0062】等化器17は、自偏波の制御回路から出力される誤差信号（先のXPICに出力される誤差信号と同じもの）と自偏波の信号との相関をとることによって、自偏波の周波数特性の劣化要因の符号間干渉の逆特性を生成し、これを自偏波の復調信号に与えることにより、復調信号内の符号間干渉を除去する。等化後の信号が、復調装置の出力となり、また制御回路18の入力信号となる。

【0063】制御回路18は、理想的な信号点の位置と受信信号とのずれに応じた誤差信号及び復調器14への搬送波APC信号を出力する。

【0064】以上、復調装置各部の動作について説明したが、これは異偏波側の復調回路についても全く同じである。

【0065】（第2の発明の実施の形態）前述したように発明の実施の形態1については、自偏波側と異偏波側の信号の位相差がある場合に、XPICの特性劣化を防止するためXPICの入力信号の速度を $2f_s$ としていた。

【0066】しかし、図1の構成をとったとしても、自偏波側復調回路14のクロック信号の位相と異偏波側復調回路14'のクロック信号の位相とにずれがあるとその位相差によってXPICの劣化を発生することになる。

【0067】自偏波と異偏波とのクロック信号の位相差が発生する要因としては、例えば、フェージングが片側

の偏波のみ発生した場合とか自偏波と異偏波のIF接続ケーブル長の違い等で位相差が発生する場合とが考えられる。前者は、片側のみフェージングが発生する確率が非常に少ないため問題となるケースはほとんどない。

【0068】しかし、後者は復調装置の設置時に自偏波と異偏波間で位相差が生じないようにケーブル長や接続コネクタのタイプを両偏波で合わせることで解決できるが設置のための時間とコストを有する問題を有していた。

【0069】本発明の第2の発明の実施の形態は、上記問題を解決するため図1の構成に対して自偏波と異偏波の遅延吸収手段を設けた構成を提供している。

【0070】図4は、本発明の第2の発明の実施の形態の復調装置のブロック図を示した図である。本図において、図1と相違しているのは復調回路14（14'）の出力に遅延差吸収器（DADE）71（71'）を追加したことである。

【0071】遅延差吸収器71は、例えば、異偏波の復調回路14'の出力で書き込み自偏波の復調回路14の出力で読み出されるメモリーで構成できる。係る構成で、自偏波と異偏波のクロック信号の位相差を吸収することができる。

【0072】この結果、復調装置のIFケーブルやコネクタを自偏波と異偏波間で合わせる等の特別な操作を有することなく自偏波と異偏波間で位相差が生じないようにできるため、設置工事やメンテナンスが容易になる効果を有する。

【0073】（第3の発明の実施の形態）前述したように発明の実施の形態1については、自偏波側と異偏波側の信号の位相差がある場合に、XPICの特性劣化を防止するためXPICの入力信号の速度を $2f_s$ としていた。

【0074】しかし、自偏波と異偏波間の信号の位相差が一定の範囲内にある場合には、XPICの特性劣化はありえないため入力信号速度を f_s としてもよい。また、XPICの出力は、自偏波側のアイ開口部の信号に対応する信号だけで良いため、入力信号の速度に関わらず f_s である。

【0075】図5は、XPICの入力信号速度を f_s とした場合の復調装置のブロック図を示した図である。本図において、図1に示したXPICの入力信号速度を $2f_s$ とする復調装置のブロック図と同一の構成については説明を省略する。

【0076】図1と相違する点は、第1に、本図では復調回路の出力信号の速度は f_s であるため図1の間引き回路20（20'）が不要となることにある。また、第2に、復調回路14（14'）、XPIC19（19'）、クロック同期回路15（15'）が信号速度 f_s で動作することである。

【0077】図6は、図5の復調回路14（14'）の

ブロック図を示した図である。本図において、復調回路14は、A/D変換器12の出力を入力し f_s の速度の信号を通過するローloffフィルタ（ROLL-OFF FILTER）31と、制御回路（CONT）18からの搬送波APC信号を入力する搬送波ループフィルタ（CARR LPF）34と、NCO33と、複素乗算回路（COMP MULTI）32とから構成されている。

【0078】復調回路14では、制御回路18から供給される搬送波APC信号に従ってNCO33で生成される速度 f_s のデジタル信号で表現される正弦波と乗算されることにより、残っていた位相回転が除去され、搬送波同期が確立する。この復調回路14の出力信号の速度はローloffフィルタ31の出力と同一の f_s である。

【0079】（第4の発明の実施の形態）自偏波側のシステムと異偏波側のシステムが物理的に離れている場合、システム間で高速かつ本数の多いデジタル信号の受け渡しをすることが困難な場合がある。

【0080】この場合に、受信LO同期方式のように異偏波側の復調機能を自偏波の復調装置内に有したり、自偏波側の復調機能を異偏波の復調装置内に持った図7のような構成にすることもできる。

【0081】図7は、本発明の第4の発明の実施の形態を示す復調装置のブロック図である。

【0082】本図において、端子1は、自偏波のIF信号入力、端子2は異偏波のIF信号入力、端子3は自偏波の復調装置出力、端子4は異偏波の復調装置出力、90は自偏波用復調器、90'は90と同一構成をした異偏波用復調器である。

【0083】IF信号をBB信号に変換するためのLO11は、自偏波異偏波で共用している。

【0084】また、自偏波用復調器90は、自偏波と異偏波用にそれぞれA/D変換器12、12'、復調回路14、14'、クロック再生回路15、15'を有し、サンプリングクロックのVCO13を共用している。ただし、自偏波と異偏波で最適のサンプリング位相が異なっているため、異偏波側のサンプリングクロックの位相を自偏波側の位相からずらすための移相器20を有する。

【0085】このため、異偏波側の復調回路14'は、このサンプリングクロックによりサンプリングされた信号から搬送波同期を確立することができる。

【0086】XPIC19は自偏波側の制御回路18から出力される誤差信号と異偏波側の復調回路14'との相関がとられる。

【0087】なお、異偏波側の等化器17'は、本質的には不要であるが、いま受信信号が干渉を受けているような状況を考えているため、異偏波側の搬送波同期特性を改善するために必要となる。

【0088】同様に、異偏波用復調器90'もミキサ10、10'の各出力がケーブル91、92を介して入力される。

【0089】この結果、本発明は、自偏波側のシステムと異偏波側のシステムが物理的に離れている場合においても、自偏波用復調器90と異偏波用復調器90'を独立に具備して両者をケーブル91、91'で接続することにより構成できる効果を有している。

【0090】

【発明の効果】本発明により、デジタル回路で構成された準同期検波方式の復調器を用いた場合にでも、送信LO同期方式のXPICを構成することが可能となる。

【0091】受信側は、XPICのための異偏波用の復調器を持つ必要がないという送信LO同期方式の利点を損なうことなく復調器のデジタル化が可能となるため、低コストで回路の無調整化、特性の安定を図ることができる。

【図面の簡単な説明】

【図1】本発明の復調装置の第1の発明の実施の形態を示すブロック図である。

【図2】図1の復調回路14のブロック図である。

【図3】図1のXPIC19のブロック図である。

【図4】本発明の復調装置の第2の発明の実施の形態を示すブロック図である。

【図5】本発明の復調装置の第3の発明の実施の形態を示すブロック図である。

【図6】図5の復調回路のブロック図である。

【図7】本発明の復調装置の第4の発明の実施の形態を示すブロック図である。

【図8】従来の入力信号速度が変調速度（ f_s ）であるXPICの構成を示すブロック図である。

【図9】従来の同期検波復調器で構成した送信LO同期方式のブロック図である。

【図10】従来の同期検波復調器で構成した受信LO同期方式のブロック図である。

【図11】従来の準同期検波方式の復調器のブロック図である。

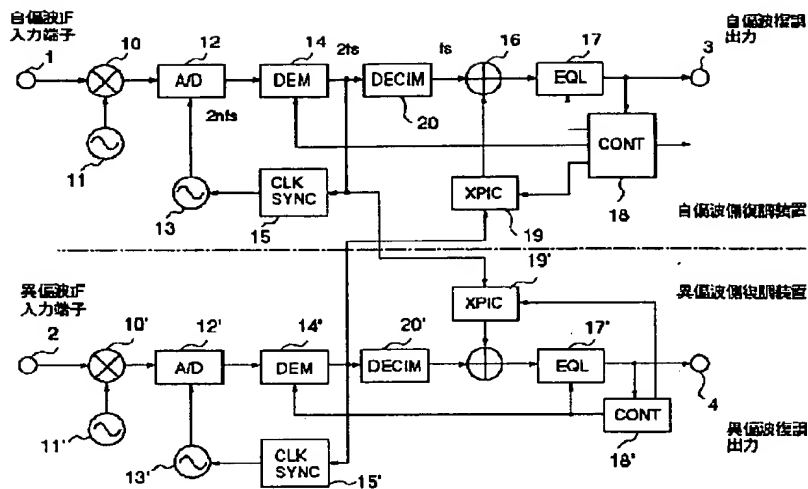
【符号の説明】

- 1 自偏波IF入力端子
- 2 異偏波IF入力端子
- 3 自偏波復調出力
- 4 異偏波復調出力
- 10（10'） ミキサ
- 11（11'） 局部発振器
- 12（12'） A/D変換器
- 13（13'） VCO
- 14（14'） 復調回路
- 15（15'） クロック再生回路
- 16（16'） 加算器
- 17（17'） 等化器

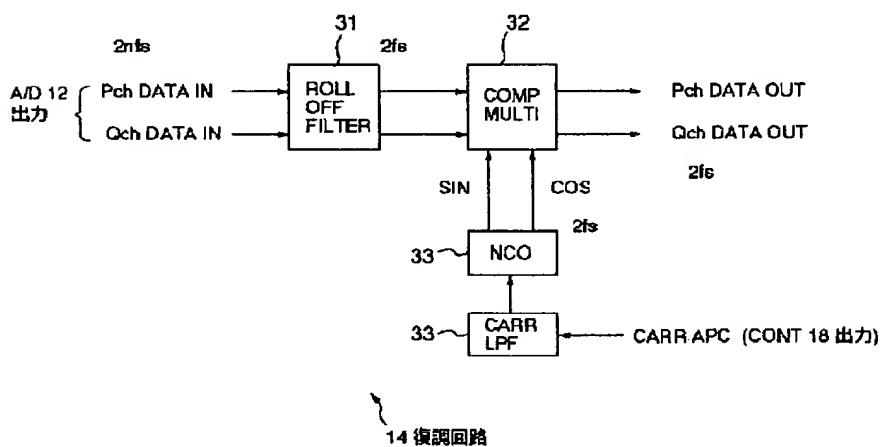
18 (18') 制御回路
19 (19') XPIC

20 (20') 間引き回路

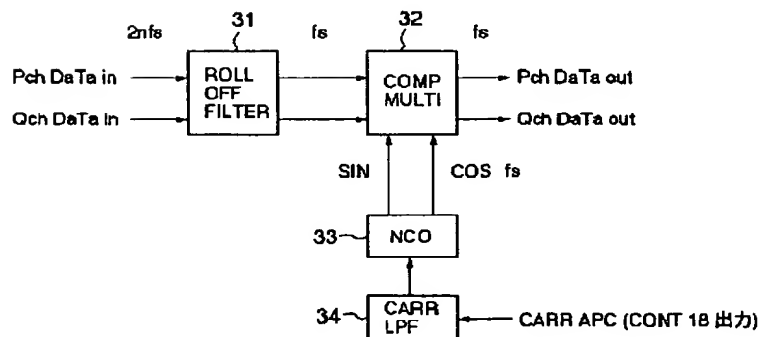
【図1】



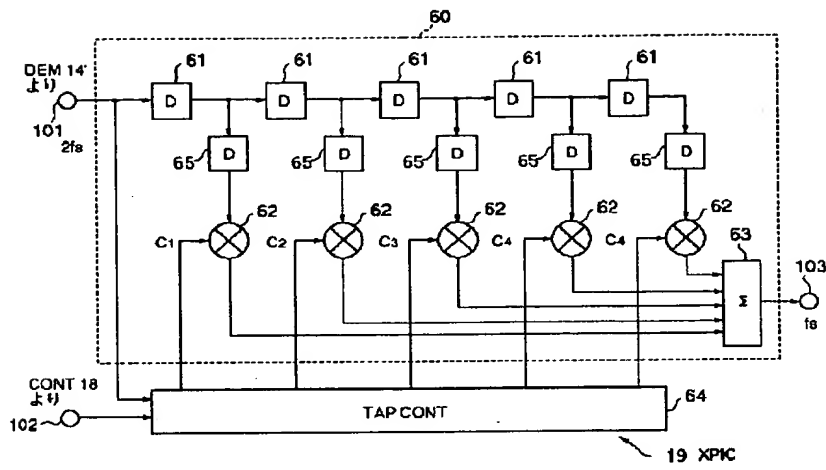
【図2】



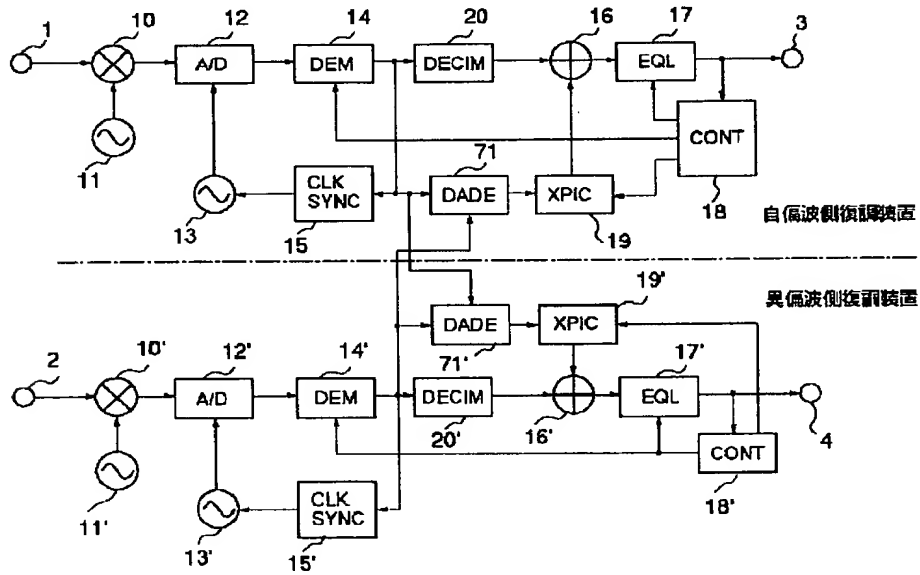
【図6】



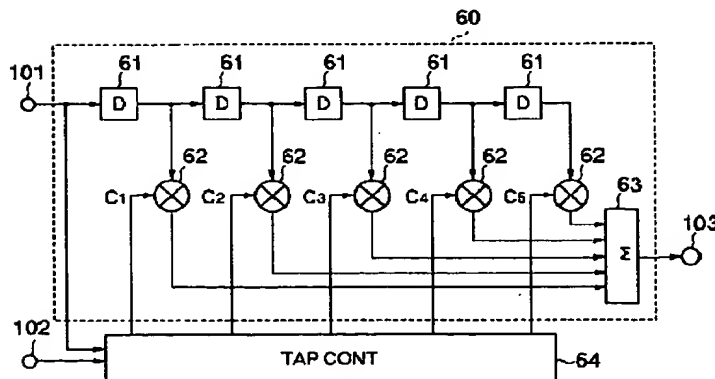
【図3】



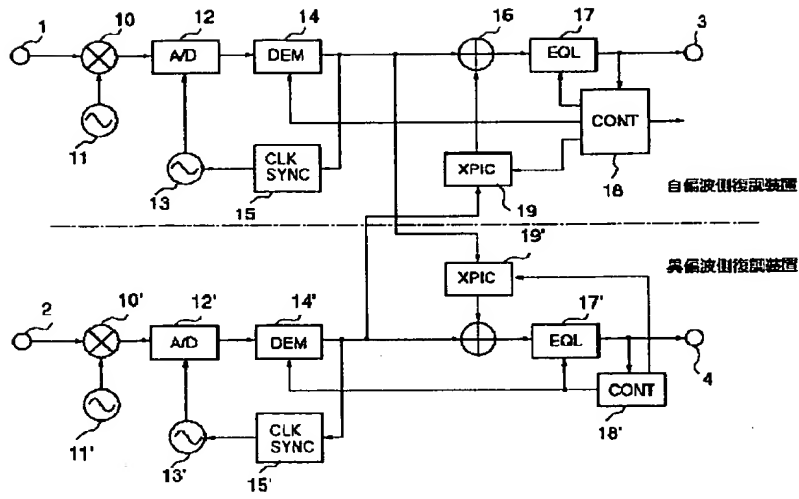
【図4】



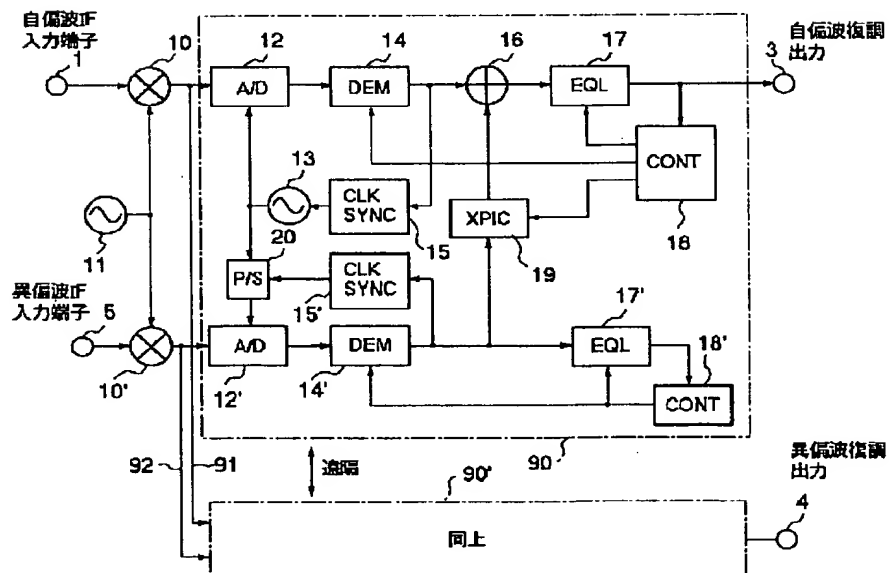
【図8】



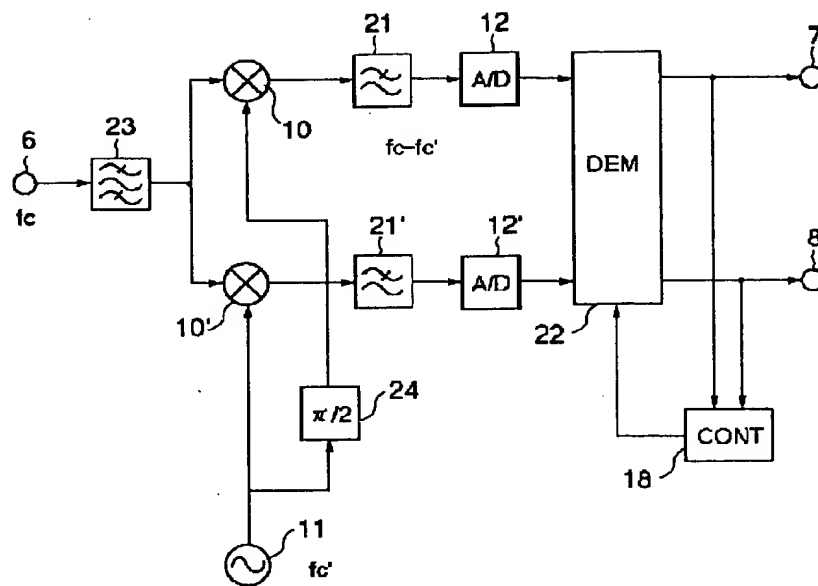
【図5】



【図7】



【図11】



フロントページの続き

Fターム(参考) 5K004 AA05 FG02 FH08
 5K022 DD03 DD21 DD39 DD42
 5K047 AA11 AA15 BB01 GG11 MM12
 MM33 MM36 MM38 MM45 MM50
 MM53 MM59
 5K052 AA11 BB02 DD04 EE01 EE15
 FF02 FF32 GG23 GG48